(19) 世界知的所有権機関 国際事務局



A TARAK BUNUNUN KATUN TORK TORK TORK TORK TORK BUNUN TARA TARAK TARAK TARAK TARAK TARAK TARAK TARAK TARAK TARA

(43) 国際公開日 2005 年4 月7 日 (07.04.2005)

PCT

(10) 国際公開番号 WO 2005/030439 A1

(51) 国際特許分類7:

B24B 37/00, H01L 21/304

(21) 国際出願番号:

PCT/JP2004/013661

(22) 国際出願日:

2004年9月17日(17.09.2004)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2003-335939 2003年9月26日(26.09.2003) JF

(71) 出願人 *(*米国を除く全ての指定国について): 信越 半導体株式会社 (SHIN-ETSU HANDOTAI CO.,LTD.) [JP/JP]; 〒1000005 東京都千代田区丸の内 1 丁目 4 番 2 号 Tokyo (JP). (72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 添田 康嗣 (SOETA, Yasutsugu) [JP/JP]; 〒3790125 群馬県安中市 中野谷字松原 5 0 7 信越半導体株式会社 横野平工 場内 Gunma (JP).

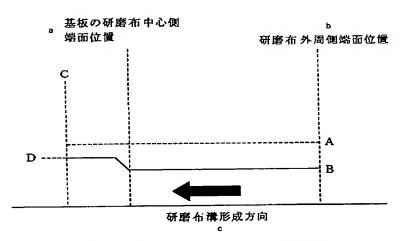
(74) 代理人: 好宮 幹夫 (YOSHIMIYA, Mikio); 〒1110041 東京都台東区元浅草2丁目6番4号上野三生ビル 4 F Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA,

/続葉有/

(54) Title: POLISHING CLOTH, POLISHING CLOTH PROCESSING METHOD, AND SUBSTRATE MANUFACTURING METHOD USING SAME

(54) 発明の名称: 研磨布及び研磨布の加工方法並びにそれを用いた基板の製造方法



- a... POSITION OF EDGE OF SUBSTRATE ON POLISHING CLOTH CENTRAL SIDE
- b... POSITION OF EDGE ON POLISHING CLOTH OUTER EDGE SIDE
- c... DIRECTION IN WHICH GROOVE IS FORMED IN CLOTH

(57) Abstract: A polishing cloth for polishing a semiconductor substrate is characterized in that at least grooves having a radial pattern are formed in the surface of the cloth, the grooves are such that the ratio (the average of the total volume of the grooves right under the substrate/the area of the substrate) is 0.06 to 0.23, the depth of the grooves nearer to the center than the substrate is less than the depth of the grooves right under the substrate, the intersection of the grooves at the center of the radial pattern of the grooves is not present right under the substrate. Its processing method and a substrate manufacturing method using the same are also disclosed. A necessary amount of abrasive can thus be fed to the central part of the substrate during polishing of the substrate, and therefore the substrate can be polished with high planarity. Further separation, twist, burrs are not caused, thereby not scratching the surface of the semiconductor substrate.

[|] (57) 要約: 本発明は、半導体基板を研磨するための研磨布であって、該布表面に少なくとも放射状のパターンを) 有する溝が形成されており、該溝は、(基板直下部における溝

0.2005/030

NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,

BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 請求の範囲の補正の期限前の公開であり、補正書受額の際には再公開される。

2文字コード及び他の略語については、定期発行される 各PCTガゼットの巻頭に掲載されている「コードと略語 のガイダンスノート」を参照。

体積の総和の平均値/基板の面積)が 0. 06以上かつ 0. 23以下のものであり、また、該溝は、前記基板よりも中心側に位置する溝部分の溝深さが前記基板直下となる溝部分の溝深さより浅く形成されたものであり、前記溝の放射状パターンの中央部で溝と溝との重なり合う交点が前記基板直下に存在しないものであることを特徴とする研磨布及びその加工方法並びにこれを用いた基板の製造方法である。これにより、半導体基板研磨において研磨剤が基板中心部まで必要量供給されることにより高い平坦度で研磨を行うことができ、さらに剥がれやよじれ、バリが発生せず半導体基板表面にキズをつけない研磨布及びその加工方法並びに基板の製造方法が提供される。